

# METHOD OF DRIVING PLASMA DISPLAY PANEL

Publication number: JP2001005423

Publication date: 2001-01-12

Inventor: NAGAO NOBUAKI; TONO HIDETAKA

Applicant: MATSUSHITA ELECTRIC IND CO LTD

Classification:

- international: **G09G3/20; G09G3/28; G09G3/20; G09G3/28**; (IPC1-7): G09G3/28; G09G3/20

- European:

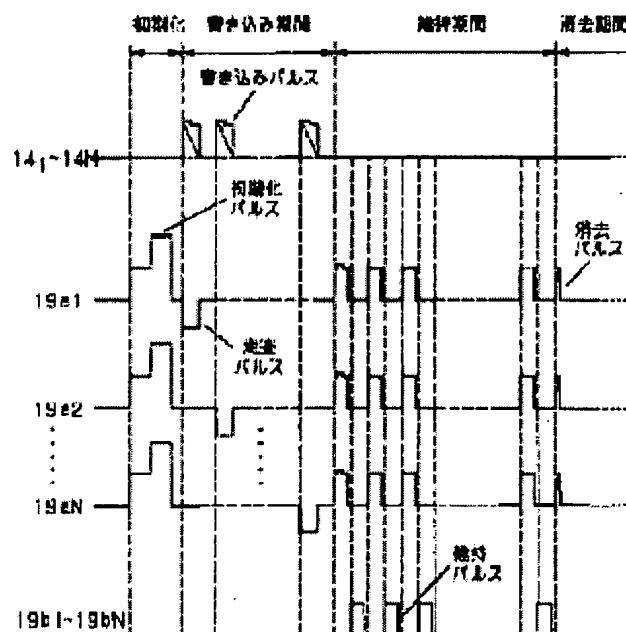
Application number: JP19990177919 19990624

Priority number(s): JP19990177919 19990624

Report a data error here

## Abstract of JP2001005423

**PROBLEM TO BE SOLVED:** To improve contrast by controlling light emission caused by unwanted discharge at the time of applying a priming pulse precedent to a write period and an erase pulse after a sustained period by using at least a two or more stepped pulse waveform as a pulse voltage to be applied to a discharge cell. **SOLUTION:** A rise of an initialization pulse, a fall of a write pulse, and a fall of an erase pulse are varied in two steps, respectively. By using a stepped waveform for an initialization pulse and an erase pulse, it is possible to control unwanted light emission at the time of initialization and erase discharge, and to improve contrast dramatically. This is because discharge is weakened by using a stepped waveform for an initialization pulse and an erase pulse; the electric charges are decreased in the moving amount by discharge and a wall voltage after an initialization period is lowered; and thereby an effective voltage in the discharge cell is lowered when the write pulse is applied, and thus a discharge delay time is increased.



Data supplied from the **esp@cenet** database - Worldwide

(19)日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-5423

(P2001-5423A)

(43)公開日 平成13年1月12日(2001.1.12)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	デマコード*(参考)
G 0 9 G 3/28		C 0 9 G 3/28	H 5 C 0 8 0
3/20	6 2 2	3/20	6 2 2 C
	6 2 3		6 2 3 C
	6 2 4		6 2 4 M
	6 4 2		6 4 2 E

審査請求 未請求 請求項の数10 O L (全 10 頁)

(21)出願番号 特願平11-177919

(22)出願日 平成11年6月24日(1999.6.24)

(71)出願人 000003821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 長尾 宣明

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 東野 秀隆

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74)代理人 10009/445

弁理士 岩橋 文雄 (外2名)

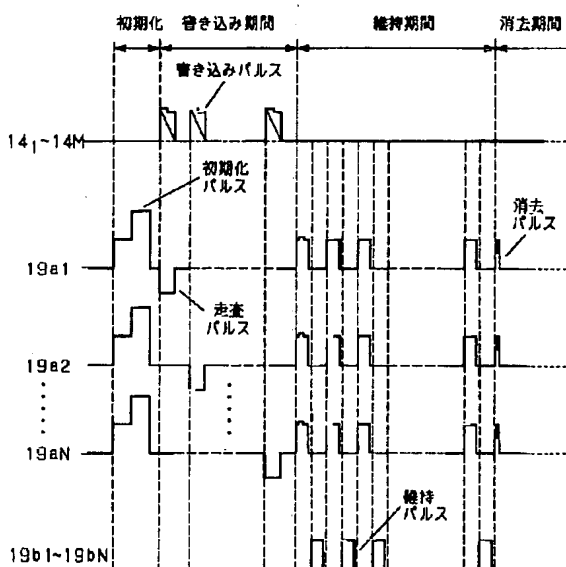
最終頁に続く

## (54)【発明の名称】 プラズマディスプレイパネルの駆動方法

## (57)【要約】

【課題】 プライミングパルスおよび維持期間の後の消去パルスを印加した際に発生する放電によってパネル全体が発光しコントラストを低下させ、また、高精細化に伴って放電セルのピッチが狭まることによって放電のマージンが狭まるため放電確率が低下し、尚且つ発光効率が低下し消費電力が増大していた。

【解決手段】 書き込み期間に先立つ初期化パルス及び維持期間の後の消去パルス印加時に少なくとも2段階以上の階段状パルス波形を用いることによって、不要な放電による発光を抑制し、また書き込みパルスおよび維持パルスに少なくとも2段階以上の階段状パルス波形を用いることによって放電遅れを抑制し、書き込み不良を抑制することによって、効率およびコントラストを著しく改善することによって非常に高画質なPDPを実現する。



## 【特許請求の範囲】

【請求項1】 平行な1対の基板間に誘電体に覆われた複数の対向電極を設け放電ガスを封入し気体放電によって画像を表示するプラズマディスプレイパネルの駆動方法であって、放電状態を初期化するための初期化期間において、初期化パルス電圧波形の少なくとも立ち上がり時あるいは立ち下がり時に少なくとも2段階以上の階段状パルス電圧波形を用い、放電セルを選択する一連の書き込みパルスを印加する書き込み期間に書き込みパルス電圧波形の少なくとも立ち上がり時あるいは立ち下がり時に少なくとも2段階以上の階段状パルス電圧波形を用い、書き込みパルスによって選択された放電セルの放電を維持する維持期間中に印加される第1番目の維持パルスに少なくとも2段階状パルス電圧波形を用い、維持期間の後に維持放電を停止させる為の消去パルス電圧波形の少なくとも立ち上がり時あるいは立ち下がり時に少なくとも2段階以上の階段状パルス電圧波形を用いることを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項2】 維持期間中に印加される第1番目の階段状パルス電圧波形の最大電圧保持時間 $PW_{max1}$ が、第2番目以降の階段状パルス電圧波形の最大電圧保持時間 $PW_{max2}$ より $0.1\mu s$ 以上長いことを特徴とする請求項1記載のプラズマディスプレイパネルの駆動方法。

【請求項3】 維持期間中に印加される第1番目の階段状パルス電圧波形の最大電圧保持時間 $PW_{max}$ が、 $0.2\mu s$ 以上かつパルス幅 $PW$ の90%以下であることを特徴とする請求項1または2記載のプラズマディスプレイパネルの駆動方法。

【請求項4】 平行な1対の基板間に誘電体に覆われた複数の対向電極を設け放電ガスを封入し気体放電によって画像を表示するプラズマディスプレイパネルの駆動方法において、放電状態を初期化するための初期化期間において、初期化パルス電圧波形の少なくとも立ち上がり時あるいは立ち下がり時に少なくとも2段階以上の階段状パルス電圧波形を用い、放電セルを選択する一連の書き込みパルスを印加する書き込み期間に書き込みパルス電圧波形の少なくとも立ち上がり時あるいは立ち下がり時に少なくとも2段階以上の階段状パルス電圧波形を用い、書き込みパルスによって選択された放電セルの放電を維持する維持期間中に印加される維持パルスに少なくとも2段階状パルス電圧波形を用い、維持期間の後に維持放電を停止させる為の消去パルス電圧波形の少なくとも立ち上がり時あるいは立ち下がり時に少なくとも2段階以上の階段状パルス電圧波形を用いることを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項5】 維持パルスとして印加する階段状パルス電圧波形の1段目の電圧が、放電開始電圧 $V_f - 20V$ 以上 $V_f + 30V$ 以下であることを特徴とする請求項4記載のプラズマディスプレイパネルの駆動方法。

【請求項6】 維持パルスとして印加する階段状パルス

電圧波形の1段目の電圧保持時間が、放電の形成遅れ時間 $Tdf - 0.2\mu s$ 以上 $Tdf + 0.2\mu s$ 以下であることを特徴とする請求項4または5記載のプラズマディスプレイパネルの駆動方法。

【請求項7】 維持パルスとして印加する階段状パルス電圧波形の最大電圧 $V_{smax}$ が、放電開始電圧 $V_f$ 以上 $V_f + 150V$ 以下であることを特徴とする請求項4から6のいずれかに記載のプラズマディスプレイパネルの駆動方法。

【請求項8】 初期化パルスとして用いる階段状パルス電圧波形の1段目以降の電圧変化速度の平均値が $1V/\mu s$ 以上 $9V/\mu s$ 以下であることを特徴とする1から4のいずれかに記載のプラズマディスプレイパネルの駆動方法。

【請求項9】 初期化パルスとして用いる階段状パルス電圧波形の1段目の電圧 $V_1$ が、放電開始電圧 $V_f$ に対して $V_f - 70V \leq V_1 \leq V_f$ であることを特徴とする請求項1から5のいずれかに記載のプラズマディスプレイパネルの駆動方法。

【請求項10】 書き込みパルスとして用いる階段状パルス電圧波形の1段目と2段目の電圧の差が、 $10V$ 以上 $100V$ 以下であることを特徴とする請求項1から6のいずれかに記載のプラズマディスプレイパネルの駆動方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、コンピュータおよびテレビ等の画像表示に用いるプラズマディスプレイパネルの駆動方法に関するものである。

【0002】

【従来の技術】[パネル構造]近年、コンピュータ用ディスプレイおよびテレビ等の画像表示装置は大型化が望まれており、それに伴って薄型、軽量のディスプレイとしてプラズマディスプレイパネル(以下PDPと略す)が注目されている。

【0003】従来のPDPは、図4に示すような構成のものが一般的である。

【0004】図4において、前面基板11上には帯状のスクリーン電極群19aと、帯状のサスティン電極群19bが形成され、電極群19a、19bは鉛ガラスなどからなる誘電体ガラス層17で覆われており、誘電体ガラス層17の表面はMgO蒸着膜などからなる保護層18で覆われている。

【0005】背面基板12上には帯状のデータ電極群14と表面を覆う鉛ガラスなどからなる絶縁体層13が設けられ、その上に隔壁15が配設されている。前面基板11と背面基板12とは、それぞれの電極群が互いに直交するように組み合わせられている。隔壁15は、背面基板12と接着しており、前面基板11とは接触している。隔壁15によって通常は100から200ミクロン

程度の間隔で前面基板11と背面基板12が互いに平行に対峙し封止されている。

【0006】前面基板11上の電極群19a、19bと背面基板12上のデータ電極群14の間に選択的に電圧を印加することによって、選択された電極の交点でガス放電によって生じた電荷を誘電体ガラス絶縁膜17上に蓄積し、電圧を印加すべき電極を走査することにより1画面分の画素の情報を蓄積するアドレス動作の後に、前面基板11上の電極群19aと電極群19b間に交流パルス電圧を印加する維持放電動作によって、アドレス動作において選択された放電セルが一斉に発光することによって画像を表示する。

【0007】放電は前面基板11、背面基板12、ならびに隔壁15で隔離された空間で起こるため、発光は拡散しない。つまり、隔壁15は、前面基板11と背面基板12との間隔を規定する目的と、解像度の高い表示が行う目的を有している。

【0008】さらにカラー表示を行う場合は、隔壁で遮断されている放電空間の周辺部に蛍光体16を塗布しておく。蛍光体は、放電によって生じた紫外線を可視光に変換することにより行われるので、三原色である赤(R)、緑(G)、青(B)の蛍光体を使用し、それぞれによる発光強度を適当に調整することにより、カラー表示が可能になる。

【0009】放電ガスとしては、単色表示の場合は、放電の際に可視域での発光が見られるネオンを中心とした混合ガスが、またカラー表示の場合は、放電の際の発光が紫外域にあるキセノンを中心とした混合ガスが選択される。ガス圧は、大気圧下でのPDPの使用を想定し、基板内部が外圧に対して減圧になるように、通常は、200 Torrから500 Torr程度の範囲に設定される。図5に従来のPDPの電極マトリックス図を示す。

【0010】次に、従来のPDPの駆動方法について図6を用いて説明する。

【0011】図6において、まず、スキャン電極群19a1～19aNに初期化パルスを印加し、パネルの放電セル内の壁電荷を初期化する。次にスキャン電極群19aの一番目の電極19a1に走査パルスを、データ電極群14の表示を行う放電セルに対応するライン141～14Mに書き込みパルスを同時に印加して書き込み放電を行い誘電体層表面に壁電荷を蓄積する。

【0012】次に電極群19aの二番目のライン電極19a2に走査パルスを、データ電極群14の表示を行う放電セルに対応するライン141～14Mに書き込みパルスを同時に印加して書き込み放電を行い誘電体層表面に壁電荷を蓄積する。続いて同様に継続する走査で表示を行うセルに対応する壁電荷を誘電体層表面に順次蓄積することによって1画面分の潜像を書き込む。

【0013】次に維持放電を行うために、データ電極群14を接地し、スキャン電極群19aとサステイン電極

群19bに交互に維持パルスを印加することによって、誘電体層表面に壁電荷が蓄積されたセルでは誘電体表面の電位が放電開始電圧を上回ることによって放電が発生し、維持パルスが印加されている期間(維持期間)書き込みパルスによって選択された表示セルの主放電が維持される。その後、幅の狭い消去パルスを印加することによって不完全な放電が発生し壁電荷が消滅するため消去が行われる。

【0014】このように従来のPDPの駆動方法では、初期化期間、書き込み期間、維持期間、消去期間という一連のシーケンスによって表示を行っている。

【0015】テレビ映像を表示する場合、NTSC方式において映像は、1秒間に60枚のフレームで構成されている。元来、プラズマディスプレイパネルでは、点灯か消灯の2階調しか表現できないため中間色を表示するために、赤(R)、緑(G)、青(B)の各色の点灯時間を時分割し、1フレームを数個のサブフィールドに分割し、その組み合わせによって中間色を表現する方法が用いられている。

【0016】図7に従来のプラズマディスプレイパネルにおいて各色256階調を表現する場合のサブフィールドの分割方法を示す。各サブフィールドの放電維持期間内に印加する維持パルス数の比を1、2、4、8、16、32、64、128のようにバイナリで重み付けを行い、この8ビットの組み合わせによって256階調を表現している。

【0017】

【発明が解決しようとする課題】しかしながら上記従来の駆動方法では、書き込み期間に先立つ初期化パルスおよび維持期間の後の消去パルスを印加した際に発生する放電によってパネル全体が発光しコントラストを低下させるという問題を有していた。

【0018】また、高精細化に伴ってパネルの走査線数が増加するため、一定の書き込み期間内に全走査パルスの走査を完了させるためには、走査パルスおよび書き込みパルスの幅を縮小する必要がある、例えばHDTV等の高精細表示のためにはこれらのパルス幅が、約1.25μsという非常に高速な駆動を行う必要がある。

【0019】しかし、一般にPDPにおいては、パルスを印加してから放電による発光が行われるまでには、数百ns～数μs程度の放電遅れがあり、約1.25μsのパルス幅では放電確率が低下し、書き込み不良による極端な画質の低下を引き起こしていた。

【0020】これを抑制するために書き込みパルスの電圧を上昇させなければならないが、書き込みパルスの駆動を行うデータドライバーは、高速駆動用のものほど耐圧が低く、十分に書き込みパルスの電圧を上げることができないという非常に大きな問題点を有していた。

【0021】さらに、高精細化に伴ってパネルの各放電セルを分離する為の隔壁(リブ)のピッチが狭くなり、

42型フルスペックハイビジョンを実現する為には、リブピッチを160 $\mu$ m程度まで狭めなければならない。

【0022】一方、蛍光体層の膜厚を薄くすると輝度が低下するため蛍光体の膜厚は、従来と同等の20~30 $\mu$ m程度必要である為、パネルを高精細化することによって放電空間が非常に狭くなり、単位体積当たりの表面積が急増し、放電によって生成した荷電粒子、励起子等の壁面損失が増大するため発光効率が低下することが知られている。

【0023】このため、書き込み放電の放電確率を向上させるためにリブの高さを低くすることによって放電遅れを高速化することは、発光効率の向上と相反する事となる。

【0024】故に、PDPを高精細化するためには、書き込み放電の高速化による高速駆動化と高発光効率の実現を如何に両立するかが最重要課題である。

【0025】本発明は上記従来の問題点を解決するもので、第1の目的として画像表示の際に不要な放電を抑制することによってコントラスト比を改善し、または放電遅れを抑制することによって駆動を高速化し書き込み不良や維持期間の先頭パルスにおける放電確率低下による画面のチラツキ、ザラツキ等を飛躍的に改善し、第2の目的として維持期間中の放電の発光効率を向上せしめることによって輝度を増加させ、高精細で高画質なPDPを提供することを目的とする。

【0026】

【課題を解決するための手段】上記目的を達成するために本発明は、平行な1対の基板間に誘電体に覆われた複数の対向電極を設け放電ガスを封入し気体放電によって画像を表示するプラズマディスプレイパネルの駆動方法であって、放電状態を初期化するための初期化期間において、初期化パルス電圧波形の少なくとも立ち上がり時あるいは立ち下がり時に少なくとも2段階以上の階段状パルス電圧波形を用い、放電セルを選択する一連の書き込みパルスを印加する書き込み期間に書き込みパルス電圧波形の少なくとも立ち上がり時あるいは立ち下がり時に少なくとも2段階以上の階段状パルス電圧波形を用い、書き込みパルスによって選択された放電セルの放電を維持する維持期間中に印加される第1番目の維持パルスに少なくとも2段階状パルス電圧波形を用い、維持期間の後に維持放電を停止させる為の消去パルス電圧波形の少なくとも立ち上がり時あるいは立ち下がり時に少なくとも2段階以上の階段状パルス電圧波形を用いるものである。

【0027】また、本発明は、維持期間中に印加される第1番目の階段状パルス電圧波形の最大電圧保持時間 $PW_{max1}$ を、第2番目以降の階段状パルス電圧波形の最大電圧保持時間 $PW_{max2}$ より0.1 $\mu$ s以上長くするものである。

【0028】また、本発明は、維持期間中に印加される

第1番目の階段状パルス電圧波形の最大電圧保持時間 $PW_{max}$ を、0.2 $\mu$ s以上かつパルス幅PWの90%以下とするものである。

【0029】また、本発明は、平行な1対の基板間に誘電体に覆われた複数の対向電極を設け放電ガスを封入し気体放電によって画像を表示するプラズマディスプレイパネルの駆動方法であって、放電セルを選択する一連の書き込みパルスを印加する書き込み期間に先立って、駆動パルス電圧波形の少なくとも立ち上がり時あるいは立ち下がり時に、少なくとも2段階以上の階段状パルス電圧波形を用い、書き込みパルス電圧波形の少なくとも立ち上がり時あるいは立ち下がり時に、少なくとも2段階以上の階段状パルス電圧波形を用い、書き込みパルスによって選択された放電セルの放電を維持する維持期間中に印加される維持パルスに少なくとも2段階状パルス電圧波形を用い、維持期間の後に、駆動パルス電圧波形の立ち下がり時に少なくとも2段階以上の階段状パルス電圧波形を用いるものである。

【0030】また、本発明は、維持パルスとして印加する階段状パルス電圧波形の1段目の電圧を、放電開始電圧 $V_f - 20V$ 以上 $V_f + 30V$ 以下とするものである。

【0031】また、本発明は、維持パルスとして印加する階段状パルス電圧波形の1段目の電圧保持時間を、放電の形成遅れ時間 $T_{df} - 0.2\mu s$ 以上 $T_{df} + 0.2\mu s$ 以下とするものである。

【0032】また、本発明は、維持パルスとして印加する階段状パルス電圧波形の最大電圧 $V_{smax}$ を、放電開始電圧 $V_f$ 以上 $V_f + 150V$ 以下とするものである。

【0033】また、本発明は、初期化パルスとして用いる階段状パルス電圧波形の1段目以降の電圧変化速度の平均値を1V/ $\mu$ s以上9V/ $\mu$ s以下とするものである。

【0034】また、本発明は、初期化パルスとして用いる階段状パルス電圧波形の1段目の電圧 $V_1$ を、放電開始電圧 $V_f$ に対して $V_f - 70V \leq V_1 \leq V_f$ とするものである。

【0035】また、本発明は、書き込みパルスとして用いる階段状パルス電圧波形の1段目と2段目の電圧の差を、10V以上100V以下とするものである。

【0036】

【発明の実施の形態】以下、本発明の実施の形態について図面を用いて説明する。

【0037】本発明で用いたPDPパネルの構造は従来のもと同様である。駆動波形による発光効率の変化の検討は、任意波形発生器の出力を高速高圧アンプによって電圧増幅し、PDPの放電セルに印加することによって種々の波形で駆動を行った。

【0038】また、強誘電体等の特性評価に使用されるソーヤタワー回路と同様の原理を用いて、放電セルに印

加した電圧Vによる放電セルに蓄積される電荷量Qの変化をV-Qリサージュ図形を観測することによって、放電によって放電セル内で消費された電力の相対比較を行った。

【0039】同時にフォトダイオードPDを用いて発光ピーク波形の観測を行い、発光ピークの積分値から、発光輝度の相対比較を行い、PDPの発光効率の相対比較を行った。コントラストの測定は、暗室内でパネルの一部分を白色に点灯させ、暗部と明部の輝度比を測定することにより行った。

【0040】以下、具体的な駆動波形について図を用いて説明する。

【0041】(実施の形態1)図1は、本発明の実施の形態1の駆動方法を示すタイミングチャートである。

【0042】従来の駆動方法との違いは、初期化パルスの立ち上がり、書き込みパルスの立ち下がり、維持期間の1番目の維持パルスの立ち上がりと立ち下がりおよび消去パルスの立ち下がりそれぞれ2段階で変化させることである。

【0043】本実施の形態1では、初期化パルスの立ち上がりの2段階の階段状パルス波形として、1段目の電圧が2段目の電圧の0.5倍、1段目の電圧の保持時間が2段目の保持時間の0.5倍としたがこれに限られるものではなく、1段目の電圧が2段目の電圧の0.2~0.95倍、1段目の電圧の保持時間が2段目の保持時間の0.05~0.8倍としても良い。

【0044】また、書き込みパルスとして用いる階段状パルス電圧波形の1段目と2段目の電圧の差を30Vとしたがこれに限られるものではなく、1段目と2段目の

電圧の差を10~100Vとしても良い。

【0045】また、維持パルスとして用いる階段状パルス電圧波形の1段目の電圧を、放電開始電圧Vfとしたがこれに限られるものではなく、1段目の電圧を(Vf-20V)~(Vf+30V)としても良い。

【0046】また、維持パルスとして用いる階段状パルス電圧波形の1段目の電圧保持時間を、放電の形成遅れ時間Tdfとしたが、これに限られるものではなく、1段目の電圧保持時間を(Tdf-0.2μs)~(Tdf+0.2μs)としても良い。

【0047】また、維持パルスとして用いる階段状パルス電圧波形の最大電圧Vsmaxを、放電開始電圧Vf+50Vとしたが、これに限られるものではなく、Vf~(Vf+150V)としても良い。

【0048】また、維持パルスとして用いる階段状パルス電圧波形の最大電圧保持時間PWmaxを、0.3μsとしたがこれに限られるものではなく、PWmaxが0.2μs以上かつパルス幅PWの90%以下としても良い。

【0049】また、消去パルスの立ち上がりの2段階の階段状パルス波形として、1段目の電圧が2段目の電圧の0.5倍、1段目の電圧の保持時間が2段目の保持時間の0.5倍としたが、これに限られるものではなく、1段目の電圧が2段目の電圧の0.2~0.95倍、1段目の電圧の保持時間が2段目の保持時間の0.05~0.8倍としても良い。

【0050】

【表1】

各動作期間に階段状波形を用いた場合と従来の矩形波を用いた場合における放電特性の比較

	初期化・消去パルス		+書き込みパルス		+維持の1番目のパルス	
	従来波形	階段状波形	従来波形	階段状波形	従来波形	階段状波形
Tdadd [μsec]	1.86	2.17	2.17	1.45	1.45	0.71
「dsus [μsec]	1.86	2.42	2.42	1.76	1.76	0.79
コントラスト 比	150:1	400:1	400:1	400:1	400:1	400:1
P[%]	95.0	78.0	78.0	90.0	90.0	99.9

【0051】(表1)に、初期化パルスの立ち上がりおよび消去パルスの立ち下がりに2段階の階段状波形を用い、書き込みパルスの立ち下がりが2段階の階段状波形と従来の矩形波を用いた場合および、維持期間の1番目の維持パルスの立ち上がりと立ち下がりに階段状波形を用いた場合と従来の矩形波を用いた場合における書き込み放電の平均放電遅れ時間Tdadd、維持期間の1番目の維持放電の平均放電遅れ時間Tdsus1、コントラスト比並び

に維持期間の1番目の放電時の放電確率の比較を示す。

【0052】維持期間の1番目の放電時の放電確率Pの測定は、アバランシェフォトダイオード(APD)を用いて放電時の発光をデジタルオシロスコープで観測し、単一の放電セルにおいて10000回当たりの発光回数をカウントすることにより行った。

【0053】初期化パルスおよび消去パルスに階段状波形を用いることによって初期化および消去放電時の不要

な発光を抑制することにより、飛躍的にコントラスト比が改善されるが、 $T_{dadd}$ 、 $T_{dsus1}$ が共に増加している。

【0054】これは、消去及び初期化に階段波形を用いたことによって放電が弱くなり、放電による電荷の移動量が減少し初期化期間後の壁電圧が減少したことによって、書き込みパルス印加時の放電セル内の実効的な電圧が低くなり、放電遅れ時間が増加した為であり、このことによって書き込み期間後の放電セル内の実効的な電圧も低くなり、維持期間の1番目の維持パルス印加時の放電セル内の実効的な電圧が低くなり、放電遅れ時間が増加したと考えられる。

【0055】これらの放電遅れ時間が書き込みパルスや維持パルスのパルス幅と同程度にまで増加するとパルス幅時間内で放電が発生する所謂放電確率が減少する為、書き込み動作が不安定となり、画面のチラツキ等を引き起こし画質を著しく劣化させている。

【0056】書き込みパルスとして階段状波形を用いることによって、 $T_{dadd}$ が減少して書き込みが高速化しており、 $T_{dsus1}$ も減少している。さらに、1番目の維持パルスにも階段状波形を用いることによって $T_{dsus1}$ が大幅に減少し、放電が高速化していることがわかる。これは、維持期間の1番目の放電の立ち上がり時のみに放電セルに高電圧を印加することによって放電遅れが減少したためである。

【0057】また、放電の高速化によって画質劣化の大きな要因となっているチラツキが改善されていることがわかる。これは、書き込みパルスおよび1番目の維持パルス印加時における放電遅れに起因する放電確率 $P$ の低下が抑制されたためである。

【0058】このように、初期化パルス、書き込みパルス及び1番目の維持パルスに階段状波形を用いることによって、非常に高いコントラスト比を有しながら、フルスベックのハイビジョン映像表示に必要な書き込みパルス幅 $PW=1.25\mu s$ 程度まで安定して駆動することが可能であった。

【0059】このことから明らかなように、本発明の実施の形態1の駆動波形を用いることによって、コントラスト比が非常に高く、尚且つ、放電遅れを改善し駆動パルスを高速化することが可能となるという点で非常に優れた画質が実現される。

【0060】(実施の形態2)一般に、放電セルのサイズを小さくするほど、単位体積当たりの放電空間を囲む壁面の面積が増加するため、放電ガスの励起子や荷電粒子などの壁面損失が増加するため、PDPの画素を高精細化するほど、発光効率が低下すると言われている。

【0061】また、高精細化するために、放電空間を仕切る隔壁(リブ)の間隔(セルピッチ)が減少し、パネルに放電ガスを封入する際にパネル内を高真空に真空引

きしベーキングする時のパネル内部のコンダクタンスが増加するため、 $H_2O$ 等の不純ガス成分が増加し、パネルの放電開始電圧を上昇させるため、従来の駆動波形では安定した駆動が困難であった。

【0062】図2は、本発明の実施の形態2の駆動方法を示すタイミングチャートである。実施の形態1の駆動方法との違いは、初期化パルスの立ち上がり、書き込みパルスの立ち下がり、維持期間の維持パルスの立ち上がりおよび立ち下がりならびに消去パルスの立ち下がりそれぞれ2段階で変化させることである。

【0063】本実施の形態2では、初期化パルスの立ち上がりの2段階の階段状パルス波形として、1段目の電圧が2段目の電圧の0.5倍、1段目の電圧の保持時間が2段目の保持時間の0.5倍としたが、これに限られるものではなく、1段目の電圧が2段目の電圧の0.2~0.95倍、1段目の電圧の保持時間が2段目の保持時間の0.05~0.8倍としても良い。

【0064】また、書き込みパルスとして用いる階段状パルス電圧波形の1段目と2段目の電圧の差を30Vとしたが、これに限られるものではなく、1段目と2段目の電圧の差を10~100Vとしても良い。

【0065】また、維持パルスとして用いる階段状パルス電圧波形の1段目の電圧を、放電開始電圧 $V_f$ としたが、これに限られるものではなく、1段目の電圧を $(V_f - 20V) \sim (V_f + 30V)$ としても良い。

【0066】また、維持パルスとして用いる階段状パルス電圧波形の1段目の電圧保持時間を、放電の形成遅れ時間 $T_{df}$ としたが、これに限られるものではなく、1段目の電圧保持時間を $(T_{df} - 0.2\mu s) \sim (T_{df} + 0.2\mu s)$ としても良い。

【0067】また、維持パルスとして用いる階段状パルス電圧波形の最大電圧 $V_{smax}$ を、放電開始電圧 $V_f + 50V$ としたが、これに限られるものではなく、 $V_f \sim (V_f + 150V)$ としても良い。

【0068】また、維持パルスとして用いる階段状パルス電圧波形の最大電圧保持時間 $PW_{max}$ を、 $0.3\mu s$ としたが、これに限られるものではなく、 $PW_{max}$ が $0.2\mu s$ 以上かつパルス幅 $PW$ の90%以下としても良い。

【0069】また、消去パルスの立ち上がりの2段階の階段状パルス波形として、1段目の電圧が2段目の電圧の0.5倍、1段目の電圧の保持時間が2段目の保持時間の0.5倍としたが、これに限られるものではなく、1段目の電圧が2段目の電圧の0.2~0.95倍、1段目の電圧の保持時間が2段目の保持時間の0.05~0.8倍としても良い。

【0070】

【表2】

各セルピッチにおける、初期化パルスと消去パルスに2段階の階段状波形を使用した際の、書き込みパルスおよび維持パルスが2段階の階段状波形と従来の矩形波を用いた場合の相対効率 $\eta$ の比較

			書き込みパルス		+維持パルス	
			従来波形	階段状波形	従来波形	階段状波形
セルピッチ	360 $\mu\text{m}$	$\eta$	1.00	1.00	1.00	1.08
	140 $\mu\text{m}$	$\eta$	0.72	0.72	0.72	0.94

【0071】(表2)に、セルピッチが360 $\mu\text{m}$ と140 $\mu\text{m}$ における、初期化パルスと消去パルスに2段階の階段状波形を使用した際の、書き込みパルスおよび維持パルスが2段階の階段状波形と従来の矩形波を用いた場合の相対発光効率 $\eta$ の比較を示す。

【0072】初期化パルスおよび消去パルスに階段状波形を用いることによって、何れのセルピッチにおいてもコントラスト比は400:1に向上したが、発光効率の変化は見られなかった。

【0073】書き込みパルスに2段階の階段状波形を使用することによって、書き込み放電の放電遅れは従来と同程度になりチラツキ等の画質は改善したが、発光効率の変化は見られなかった。

【0074】次に、維持パルスに階段状波形を用いることによって、何れのセルピッチにおいても $\eta$ が増加した。しかし、増加の割合は、広ピッチパネルが8%程度であったのに対して狭ピッチパネルは30%程度と狭ピッチパネルの方が大きい。

【0075】これは、広ピッチパネルにおいては従来の矩形波を用いた場合においても維持放電の際の放電電流が大きく、維持パルスに階段状波形を用いることによって更に放電電流が増加するため、蛍光体の輝度飽和等による発光効率の飽和が起こりつつあるのに対して、狭ピッチパネルにおいては、広ピッチパネルに比べて電極幅が狭く放電電流も少ないため、維持パルスに階段状波形を用いることによって発光効率の増加する割合が、広ピッチパネルよりも大きいと考えられる。

【0076】この結果、狭ピッチパネルの維持パルスに階段状波形を用いることによって $\eta$ は、従来の駆動波形による広ピッチパネルとほぼ同等であった。

【0077】このように、初期化パルス、消去パルス、書き込みパルス並びに維持パルスに階段状波形を用いることによって、セルピッチ140 $\mu\text{m}$ と非常に狭い高精細PDPにおいては従来不可能であった高コントラストと高発光効率の両立という非常に大きな課題を克服し、尚且フルスペックのハイビジョン映像表示に必要な書き込みパルス幅PW=1.25 $\mu\text{s}$ 程度まで安定して駆動することが可能であった。

【0078】このことから明らかなように、本実施の形

態2の駆動波形を用いることによって、放電遅れを改善し駆動パルスを高速化することによって、放電遅れのバラツキに起因する放電確率の低下による表示画面のチラツキ等の画質劣化を抑制し、フルスペックのハイビジョン映像表示が可能となるという点で非常に優れた画質を有するPDPが実現される。

【0079】尚、本実施の形態1および2では、初期化パルスの立ち上がりを2段階の階段状パルス波形としたが3段階以上の多段階状パルスとしても同様に優れた画質を実現できることは言うまでもない。

【0080】また、初期化パルスの立ち上がりを階段状パルス波形としたが立ち下がりも階段状パルス波形としても同様に優れた画質を実現できることは言うまでもない。

【0081】また、各期間において駆動波形として用いられるこれらの階段状波形を発生させる駆動回路として任意波形発生装置の出力電圧波形を高速高圧アンプで電圧増幅し放電セルに印加しているが、これに限定されるものではなく、2種類のパルス電圧発生回路をダイオードで電圧加算し1段目のパルス電圧に2段目のパルス電圧を重ねさせて階段状波形を形成することによって、各段階でのパルス電圧発生回路は耐圧の低いドライバーICを使用することが可能となり、低コストで尚且つ高精度で優れた画質のPDPを実現することが可能となることは言うまでもない。

【0082】また、階段状パルスを発生させる手段として、図3(a)に示すように、第一のパルス発生装置の出力端子に第二のパルス発生装置のグラウンド端子を接続し、第二のパルス発生装置の出力端子を階段状パルス発生装置の出力とする、フローティンググラウンド回路を用いて2つのパルス電圧を重ねても同様の効果を得ることができることは言うまでもない。

【0083】また、階段状パルスを発生させる手段として、図3(b)に示すように、第一のパルス発生装置の出力端子をコンデンサーを介して第二のパルス発生装置の高圧入力端子の逆流防止用ダイオードのカソードに接続し、第二のパルス発生装置の出力端子を階段状パルス発生装置の出力とする回路を用いて2つのパルス電圧を重ねても同様の効果を得ることができることは言うま



でもない。

【0084】

【発明の効果】以上のように本発明によれば、放電セルに印加するパルス電圧を少なくとも2段階以上の階段状パルス波形を用いることによって、書き込み期間に先立つプライミングパルスおよび維持期間の後の消去パルス印加時の不要な放電による発光を抑制しコントラストを改善し、書き込み期間中の書き込み放電の放電遅れを減少させることによって書き込み不良による画質の低下を著しく改善し、維持期間中の維持放電の発光効率を向上させることによって輝度を増加せしめ、高精細で非常に高画質なPDPを実現するという顕著な効果が得られる。

【図面の簡単な説明】

【図1】本発明の実施の形態1におけるプラズマディスプレイパネルの駆動方法のタイミングチャート

【図2】本発明の実施の形態2におけるプラズマディスプレイパネルの駆動方法のタイミングチャート

【図3】(a), (b) 階段状パルス発生回路のブロック図

ク図

【図4】従来のプラズマディスプレイパネルの構成図

【図5】従来のプラズマディスプレイパネルの電極マトリックス図

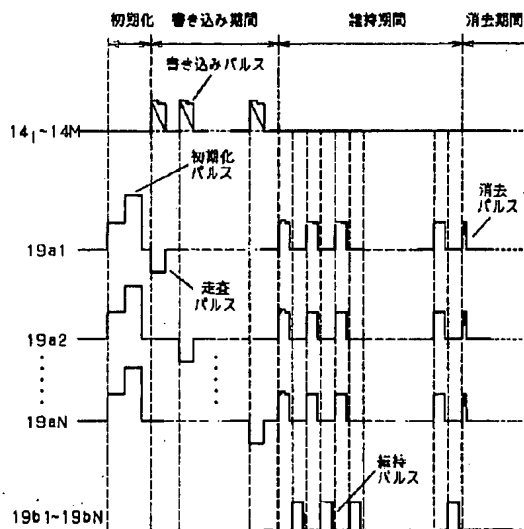
【図6】従来のプラズマディスプレイパネルの駆動方法のタイミングチャート

【図7】従来のプラズマディスプレイパネルの駆動方法のサブフィールドの概略図

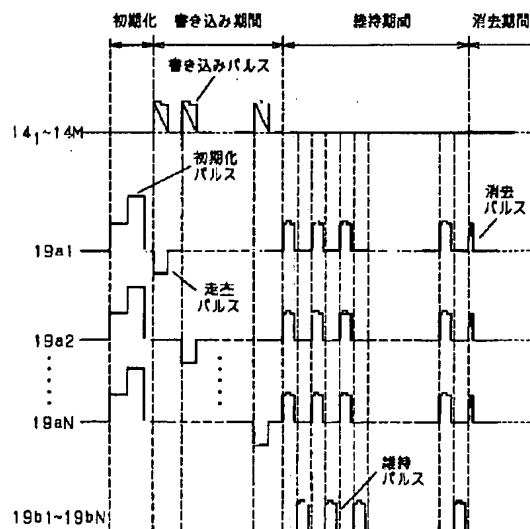
【符号の説明】

- 11 前面基板
- 12 背面基板
- 13 絶縁体層
- 14 データ電極群
- 15 隔壁
- 16 蛍光体
- 17 誘電体ガラス層
- 18 保護膜
- 19a 電極群
- 19b 電極群

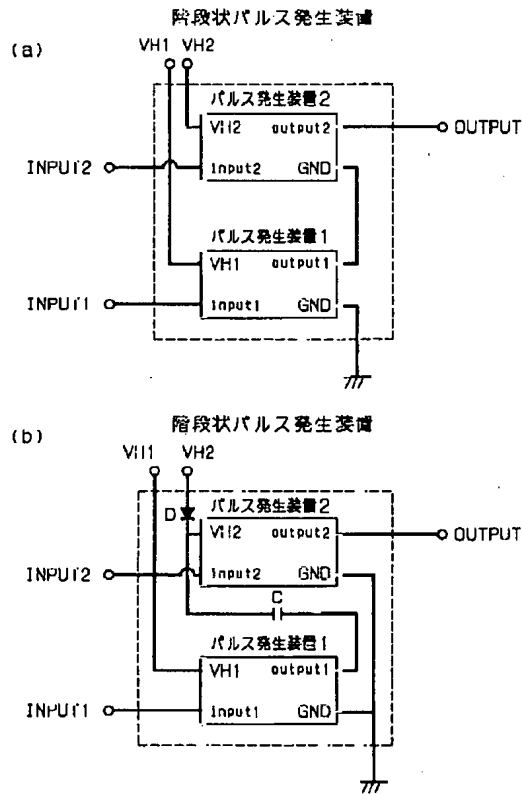
【図1】



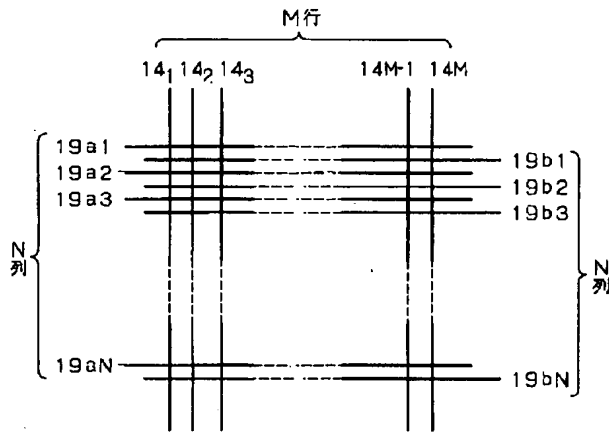
【図2】



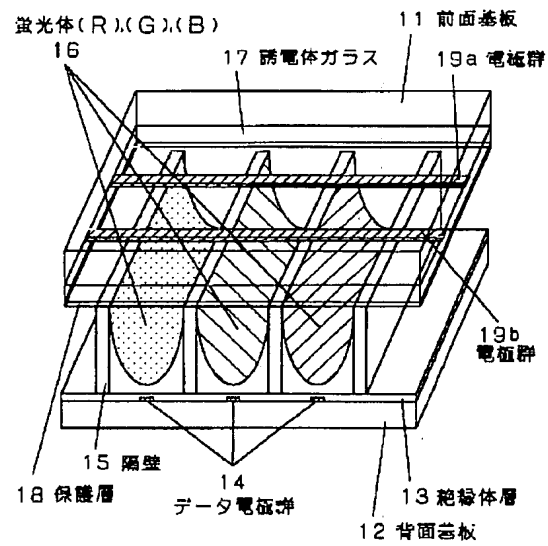
【図3】



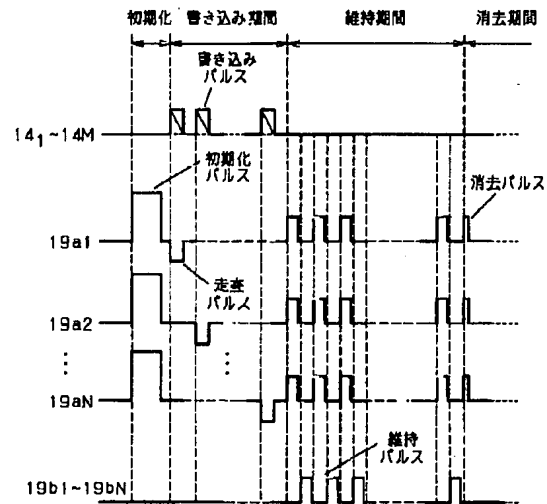
【図5】



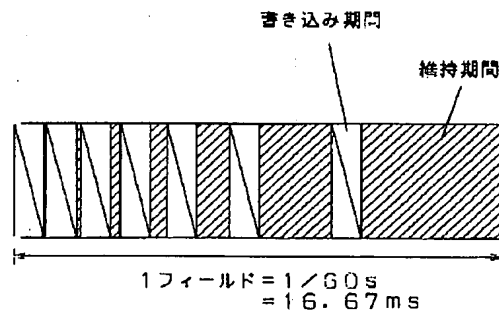
【図4】



【図6】



【図7】



(10) 特開2001-5423 (P2001-5423A)

フロントページの続き

Fターム(参考) 5C080 AA05 BB05 CC03 DD07 DD08  
DD09 EE29 EE30 FF12 GG02  
GG08 GG12 HH02 HH04 JJ02  
JJ04 JJ06